

# 高頻&高速介面 雜訊測試方案

## 線上研討會



近年在WiFi及5G和高速數位的頻率不斷提高下，待測物的抗雜訊逐漸受到重視，不論在半導體、RFIC、衛星通訊、國防、各種高速通訊介面中，如何驗證待測物的抗雜訊能力成為各晶片、網通廠等使用者的難題之一，筑波科技推出雜訊測試方案，協助客戶驗證並量化待測物之各項雜訊數值，優化產品品質，滿足終端客戶要求。

本次筑波科技線上分享: IC抗雜訊測試方案。熱烈歡迎從事WiFi、5G NR、IC Design、Thunderbolt、DisplayPort、HDMI、USB3.0、DDR3/4等高速數位電路開發相關測試應用有興趣的RD/PL/PE/PM等業界先進報名參加。

Time	Topic	Speaker
14:00~14:05	歡迎致詞 & 無線通訊市場趨勢分享	Peter Lee 行銷經理
14:05~14:40	高速數位IC的Vcc電壓雜訊測試方案	Leon Chang 專案技術經理
14:40~14:55	RFIC雜訊評估方案分享	Bruce Cheng 專案技術經理
14:55~15:00	Q&A	

活動日期：2021/9/28 (二) 14:00 – 15:00 pm

線上報名：[http://register.acesolution.com.tw/2021\\_Noisecom2](http://register.acesolution.com.tw/2021_Noisecom2)

報名專線：03-5500909 ext. 3800 蔡小姐

eva\_tsai@acesolution.com.tw



手機掃碼報名